

## Curriculum Vitae

### **Enrica Chiadroni**

Dal **1 settembre 2021** sono **Professore Associato** presso il Dipartimento di Scienze di Base e Applicate per l'Ingegneria, Facoltà di Ingegneria Civile e Industriale Settore Scientifico-disciplinare FIS/01, Settore Concorsuale 02/A1, in quanto vincitore della procedura selettiva indetta con D.R. n. 1253/2020 del 11.05.2020 con avviso pubblicato sulla G.U. – IV serie speciale n. 40 in data 22-05-2020, codice concorso 2020PAE004.

Sono stata **Primo Ricercatore INFN – Sezione LNF – dal 1 luglio 2017**, a seguito di concorso pubblico per titoli ed esame colloquio, **al 31 agosto 2021**.

L'**attività di ricerca** finora svolta si colloca prevalentemente nell'ambito di SPARC\_LAB e ha come filo conduttore la **generazione, manipolazione e caratterizzazione di fasci di elettroni di alta brillantezza** per la **produzione di radiazione da laser ad elettroni liberi (FEL), Compton e THz**, e per lo **sviluppo di innovative tecniche di accelerazione**, in particolare **basate su plasmi**.

Grazie all'esperienza acquisita in questo campo, documentata da **più di 240 articoli su rivista** e un **h-index** pari a **29 (fonte: Scopus)**, negli ultimi anni ho raggiunto i seguenti risultati:

- **da gennaio 2019** sono **Responsabile Nazionale dell'esperimento SL\_COMB2FEL**, finanziato dalla Commissione Scientifica Nazionale V (CSN-V) dell'INFN, per la manipolazione, trasporto e applicazione di un fascio di elettroni di alta brillantezza accelerato attraverso onde di plasma risonanti, con **obiettivo ultimo di misurare la curva di guadagno del FEL, a valle del linac di SPARC** (articolo sottomesso a Nature Physics), avendo avuto cura di studiare l'effetto delle rampe di densità sulla qualità del fascio di elettroni, separare il driver e witness, e ottimizzare il trasporto fino all'ondulatore, attraverso l'utilizzo di sistemi a plasma (ad es. lenti attive a plasma e plasma dechirper), integrati nel canale di trasporto tradizionale. Infine, **nell'ottica di realizzare una facility compatta**, in vista di **EuPRAXIA@SPARC\_LAB**, si vuole studiare la possibilità di miniaturizzare anche componenti ancillari, come ad esempio le camere di diagnostica, i BPM;
- collaboro alla programmazione scientifica di SPARC\_LAB e **dal 1 gennaio 2015 al 30 giugno 2018** sono stata **Responsabile delle operazioni di macchina del foto-iniettore SPARC** con ruolo di coordinamento delle operazioni di macchina, programmazione delle attività sperimentali, gestione del quotidiano funzionamento del foto-iniettore;
- **nel triennio 2015-2018** sono stata **Responsabile Nazionale dell'esperimento SL\_COMB**, finanziato dalla Commissione Scientifica Nazionale V (CSN-V) dell'INFN, per l'accelerazione di fasci di elettroni di alta brillantezza attraverso l'eccitazione di onde di plasma risonanti; in questo ambito ho contribuito alla generazione, manipolazione e caratterizzazione dei fasci cosiddetti *comb* (treni di bunch ultra-corti con frequenza di ripetizione nel THz [6]) e mi sono occupata della realizzazione e caratterizzazione di lenti a plasma [1], attive [2] e passive [5], per sostituire le ottiche magnetiche convenzionali, soprattutto nella regione di iniezione ed estrazione dal plasma come modulo accelerante [3];
- sono **Responsabile delle attività** legate alla generazione, caratterizzazione [7,9] e utilizzo della **sorgente THz a SPARC\_LAB**. A tale proposito, **dal 2013 al 2015**, sono stata **Coordinatore Locale di SL\_Femtoter**, un esperimento finanziato dalla CSN-V dell'INFN, per lo sviluppo e l'applicazione degli alti campi di picco prodotti dalla sorgente THz a SPARC\_LAB e che ha portato al **primo esperimento con utenti realizzato a SPARC\_LAB**, documentato da una **pubblicazione su Nature Communications [8]**, per studiare tramite spettroscopia THz transizioni non-lineari in materiali semiconduttori. Attualmente sono **responsabile della sorgente THz di SPARC\_LAB nell'ambito del programma europeo CalipsoPlus**;

- nell'ambito delle attività di ricerca e sviluppo sull'accelerazione a plasma, l'esperienza maturata a SPARC\_LAB mi ha permesso, nel settembre 2014, di partecipare attivamente al **bando H2020-INFRADEV-1-2014-1**, finanziato poi dall'EU a partire da novembre 2015, per il **Design Study EuPRAXIA**, volto alla realizzazione di una test user facility basata sui plasmi. All'interno della collaborazione EuPRAXIA, sono stata il **leader del Work Package 5 dal titolo "Electron beam design and optimization" dal 1 novembre 2015 al 31 dicembre 2018**; nell'ambito del progetto **EuPRAXIA@SPARC\_LAB** sono **responsabile** della working area relativa all'**iniettore**;
- a **giugno 2015** sono risultata **Vincitrice del progetto congiunto nel Framework Agreement tra INFN e l'Academy of Scientific Research and Technology (ASRT) egiziana per lo studio di una sorgente THz per applicazioni mediche e altro in Egitto**, con un finanziamento assegnato dall'INFN di 11 keuro per il primo anno e 15 keuro per il secondo (01-06-2016 al 31-12-2017);
- A febbraio 2012 ho sottomesso un progetto di ricerca dal titolo **"Generazione di fasci di elettroni di alta brillantezza con acceleratori a plasma"** che è stato selezionato e finanziato dal Ministero dell'Istruzione, dell'università e della Ricerca nell'ambito dei finanziamenti del Programma "Futuro in Ricerca" (**FIRB2012, Decreto Direttoriale 21 novembre 2012 n. 789**). Il progetto, che ho coordinato nel ruolo di **Principal Investigator**, ha avuto una durata pari a 36 mesi, a partire dal 21 marzo 2013, e ha coinvolto quattro unità di ricerca (i.e. LNF, SBAI, Uni. Lecce, Uni Milano) con l'obiettivo di sviluppare gli esperimenti di accelerazione a plasma a SPARC\_LAB;
- **ho contribuito attivamente allo sviluppo e messa a punto di innovativi schemi di generazione di radiazione FEL**, e.g. SASE, seeded, generazione di armonica, generazione di radiazione FEL a due colori [9]. In particolare questa tecnica, messa a punto a SPARC\_LAB e' stata poi esportata (e applicata con successo) su FEL a raggi X, quali ad esempio LCLS e Fermi@Elettra.

Parte della mia attività di ricerca riguarda anche lo **studio**, lo **sviluppo** e la **messa in funzione di tecniche di diagnostica trasversa**, che siano non intercettanti e non invasive per fasci di elettroni di alta brillantezza e alta frequenza di ripetizione, basate su radiazione di diffrazione ottica. A tale proposito, grazie alla collaborazione decennale con DESY (Amburgo) e grazie all'**esperimento ODRI2D**, finanziato anch'esso da CSNV e di cui sono stata **responsabile locale nel triennio 2013-2015**, abbiamo misurato per la prima volta in modo totalmente non-intercettante l'emittanza trasversa del fascio di elettroni di FLASH con la radiazione di diffrazione ottica [10].

**Dal 16 novembre 2013 al 15 novembre 2015** sono stata **Membro della Commissione esaminatrice per il conferimento di assegni di ricerca**, con disposizione del Presidente n. 15930 del 3 ottobre 2013.

Nel **novembre 2015** ho ottenuto la **docenza alla CERN Accelerator School - Intensity Limitations in Particle Beams** - sul tema *High Brightness Photo-injectors*, confermata poi nella edizione successiva a **giugno 2016 (CERN Accelerator School - Free Electron Lasers and Energy Recovery Linacs)** - sul tema *Electron Sources and Injector Systems*.

Sono stata co-relatore di tesi di laurea e dottorato:

- **A.A. 2013 - 2014**: Andrea Rovere, *Spettroscopia Terahertz non lineare su Isolanti Topologici*, Corso di Laurea in Fisica, Università Sapienza di Roma
- **ottobre 2015**: Flavio Giorgianni, *Developments of advanced Terahertz sources for nonlinear and time-resolved Terahertz spectroscopy and their applications to Topological Insulators*, Dottorato di Ricerca in Scienze dei Materiali - XXII Ciclo, Università Sapienza di Roma
- **novembre 2013 – ottobre 2016**: Francesco Filippi, *Characterization of Plasma for plasma-based acceleration experiments at SPARC\_LAB*, Dottorato in Fisica degli Acceleratori - XXIX ciclo, Università Sapienza di Roma
- **novembre 2016 – ottobre 2019**: Emanuele Brentegani, *Numerical studies on hydrogen-filled capillary discharges with focus on active plasma lens applications*, Dottorato in Fisica degli Acceleratori - XXXI ciclo, Università Sapienza di Roma
- **novembre 2019** – ad oggi: supervisor di Pasqualina Iovine (Dottorato in Fisica degli Acceleratori) su *Study of the transfer and matching line for a PWFA-driven FEL*.

**Da febbraio 2017 sono Membro dello Scientific Advisory Board della International Particle Accelerator Conference (IPAC) e da giugno 2017 sono Membro dello Scientific Program Committee e dell'International Organizing Committee (IOC) della LINAC conference.**

Sono stata **Chairperson** del gruppo di lavoro "Manipulation and diagnosis of high brightness beams" al Workshop "The Physics and Applications of High Brightness Electron Beams", Maui, Hawaii 2009; Co-chairperson del Micro-Simposio dedicato ad "Advanced Radiation Sources" alla 2nd Joint AIC-SILS (2014, Firenze); Co-chairperson nella 2nd European Advanced Accelerator Concepts (EAAC2015) del Working Group su "High-gradient plasma structures and Advanced beam diagnostics".

Sono stata **Membro del Local Organizing Committee** nelle seguenti conferenze:

- Channeling 2012, 2014, 2016, 2018
  - CERN School on Excellence in Detectors and Instrumentation Technologies 2015 (EDIT2015)
  - 1st European Advanced Accelerator Concepts (EAAC 2013)
  - 3rd International Conference Frontiers in Diagnostic Technologies (ICFDT3) - 2013
  - 5th International Conference Frontiers in Diagnostic Technologies (ICFDT5) - 2018
- dal 01-01-2012 al 01-01-2019

Membro della **Commissione del Dottorato in Fisica degli Acceleratori**

- XXVI ciclo (2012)
- XXVII ciclo (2021)

Membro del **Programme Committee**

- conferenza SPIE Optics + Optoelectronics, nella sezione dedicata a Advances in X-ray Free-Electron Laser Instrumentation, 13-16 aprile 2015 Praga dal 13-04-2015 al 16-04-2015
- 2nd European Advanced Accelerator Concepts (EAAC 2015), Settembre 2015 - La Biodola, 2015
- conferenza "Physics and Applications of High Brightness Beams", Creta, April 8-12, 2019

Membro **dell'International Advisory Board** della 5th International Conference on Frontier in Diagnostic Technologies (ICFDT5) 2018.

Membro dello **Steering Committee e del Collaboration Board di EuPRAXIA** dal 01-11-2015 al 31-12-2018.

Membro della **Giunta Esecutiva** della Societa' Italiana di Fisica (**SILS**) dal 01-01-2018 ad oggi.

Sono co-autore di più di 240 articoli su riviste internazionali, peer-reviewed, tra questi 4 sono su Nature:

- ✓ W. Ackermann et al., "Operation of a free-electron laser from the extreme ultraviolet to the water window", Nature Photonics 1, 336–342 (2007);
- ✓ F. Giorgianni, E. Chiadroni et al., Strong nonlinear terahertz response induced by Dirac surface states in Bi<sub>2</sub>Se<sub>3</sub> topological insulator, Nature Communications 7, 11421 (2016);
- ✓ R. Pompili et al., *Femtosecond dynamics of energetic electrons in high intensity laser-matter interactions*, Scientific Reports 6, 35000 (2016);
- ✓ R. Pompili et al., *Energy spread minimization in a beam-driven plasma wakefield accelerator*, Nature Physics <https://doi.org/10.1038/s41567-020-01116-9>

Ho partecipato a numerose conferenze internazionali con seminari su invito, tra cui

- *Characterization of the THz source at SPARC*, sessione parallela, 1st International Particle Accelerator Conference (**IPAC**), Kyoto, Japan 2010
- *The THz Radiation Source at SPARC*, sessione plenaria, al IX International Symposium **RREPS** (Radiation from Relativistic Electrons in Periodic Structures) 2011
- *Two Color FEL with COMB beams at SPARC*, sessione plenaria, alla conferenza High Brightness Electron Beams 2013 (**HBEB**), Puertorico Marzo 25-28, 2013

- *Beam manipulation for resonant PWFA*, sessione plenaria, al Workshop Physics and Applications of High Brightness Beams (**HBB**), March 2016, Havana, Cuba
- *Plasma-based Experiments at the SPARC LAB Test Facility*, sessione plenaria, alla XVI **IFAE** Incontri di Fisica delle Alte Energie, April 19 - 21, 2017 - Università degli Studi di Trieste
- *Overview of Plasma Lens Experiments and Recent Results*, sessione plenaria, al Workshop 3rd European Advanced Accelerator Concepts (**EAAC**), La Biodola, Isola d'Elba - September 24-30, 2017
- *Status of Plasma-based Experiments at the SPARC LAB Test Facility*, sessione parallela, alla 9th International Particle Accelerator Conference (**IPAC2018**), Vancouver, BC – Canada dal 30-04-2018 al 04-05-2018

Sono **Referee** delle seguenti **riviste scientifiche**:

- Journal of Applied Physics
- Journal of Modern Optics
- Physical Review Letters
- Physical Review Accelerators and Beam
- New Journal of Physics
- Physics of Plasmas
- Nuclear Instruments and Methods
- JINST

Sono stata **Reviewer di proposte di progetti** per il Science and Technology Facilities Council (STFC) and l'Helmholtz Association.

Sono stata **Guest Editor di Physics Procedia** per la 3rd International Conference Frontiers in Diagnostic Technologies (**ICFDT3**) (2013) e **JINST** per la 5th International Conference Frontiers in Diagnostic Technologies (**ICFDT5**) 2018.

Frascati, 09 settembre 2021

Enrica Chiadroni

## **Curriculum formativo e dell'attività svolta nel livello di appartenenza fino al 1° gennaio 2020 di PAOLO CIUFFETTI**

### **Titolo di Studio**

- **Laurea (L) di primo livello in INGEGNERIA INFORMATICA (NN.O.)** con voti **100/110** e crediti 180, conseguita il **05/11/2007** presso l'università degli studi di Roma "Tor Vergata".

### **Titoli di Formazione conseguiti nel livello di appartenenza (in numero non superiore a 5)**

- **Titolo:** RH255 - Red Hat System Administration III with RHCSA and RHCE exams
  - **Argomento:** Corso sul deployment e sulla gestione di server di rete con caching DNS (Domain Name Service), MariaDB, Apache HTTPD, nullclient Postfix SMTP, condivisione di file di rete con NFS (Network File System) e SMB (Server Message Block), iniziatori e target iSCSI, configurazioni di rete e firewall avanzate e uso dello script della shell Bash per contribuire all'automazione, alla configurazione e alla risoluzione dei problemi del sistema.
  - **Durata:** 5 giorni (dal 6 al 10 maggio 2019)
  - **Tipologia di Titolo:** Esame con Certificazione RHCE (Comprendente la certificazione RHCSA) superato con punti **261/300** e conseguente rilascio della certificazione RHCE con ID 100-183-102 verificabile al seguente link: <https://www.redhat.com/rhtapps/services/verify/?certId=100-183-102>
- **Titolo:** CCNA Bootcamp
  - **Argomento:** Corso di preparazione all'esame "Cisco Certified Network Associate", sulla configurazione ed utilizzo degli apparati di rete Cisco come switch e router.
  - **Durata:** 5 giorni (dal 7 all'11 maggio 2018)
  - **Tipologia di Titolo:** Certificato di Frequenza
- **Titolo:** Embedded Control and Monitoring Using LabVIEW
  - **Argomento:** Corso di formazione sulla configurazione e sull'utilizzo dei dispositivi National Instruments per il controllo e monitoraggio hardware.
  - **Durata:** 5 giorni (dal 20 al 24 febbraio 2017)
  - **Tipologia di Titolo:** Certificato di Partecipazione
- **Titolo:** PHP e MySQL Avanzato
  - **Argomento:** Corso di formazione avanzato sullo sviluppo di applicazioni in linguaggio PHP, con enfasi sull'utilizzo dell'applicativo MySQL come database di riferimento.
  - **Durata:** 5 giorni (dal 22 al 24 novembre 2016 e dal 5 al 6 dicembre 2016)
  - **Tipologia di Titolo:** Attestato di Frequenza
- **Titolo:** LabVIEW NI Core 2 e Core 3
  - **Argomento:** Corso di formazione avanzato per lo sviluppo di applicazioni in LabVIEW, con particolare enfasi sui Design Pattern per lo sviluppo di applicazioni complesse.
  - **Durata:** 5 giorni (dal 24 al 28 ottobre 2016)
  - **Tipologia di Titolo:** Attestato di Partecipazione

### **Resoconto attività svolte**

#### **Attività principali:**

Durante l'attività di lavoro presso il *Reparto Sviluppo Software* (del quale sono **Responsabile** da *maggio 2012*) presente nel servizio *Sistemi di Controllo* della *Divisione Acceleratori* dei *Laboratori Nazionali di Frascati*, ho partecipato allo sviluppo di diverse applicazioni per il Sistema di Controllo dell'acceleratore di particelle *DAΦNE* ed all'installazione, manutenzione e monitoraggio di servizi informatici essenziali al corretto funzionamento dell'acceleratore stesso.

In parallelo, ho partecipato allo sviluppo iniziale del progetto *!CHAOS* (Control system based on **Highly Abstracted and Open Structure**) occupandomi insieme ad altri colleghi dell'installazione, manutenzione e monitoraggio di tutti i sistemi essenziali al funzionamento dell'infrastruttura dove tutt'ora gira l'installazione di *!CHAOS* che serve il *Luminometro* di *DAΦNE* e che servirà dal 2021 il funzionamento dei motori e delle telecamere presenti in *FLAME* (parte dello *SPARC\_LAB*).

Ho collaborato attivamente con i colleghi della *BTF (Beam Test Facility)* di *DAΦNE* per dargli supporto di tipo sistemistico (su server e reti) e con i colleghi dell'esperimento *SIDDHARTA-2*, sempre come supporto per le reti e di tipo sistemistico.

Tra le collaborazioni, riporto anche l'esperienza avuta con i *Laboratori Nazionali di Legnaro* per la realizzazione di un prototipo software per il controllo di un emittanzometro, ripreso quest'anno per realizzare il sistema di controllo definitivo dello stesso apparato.

Durante la normale attività lavorativa, ho contribuito alla realizzazione di diverse pubblicazioni e ad una nota tecnica, riportate nel presente curriculum.

#### **Attività secondarie:**

Negli anni, ho dato supporto tecnico all'organizzazione di conferenze (come *HiLumi* nel 2012) ed ho partecipato attivamente alla vita dei laboratori anche nella sezione musicale del *CRAL LNF*, nell'organizzazione di eventi per le feste natalizie e nel creare la piattaforma software/hardware per la gestione del controllo accessi nella sala polivalente del *CRAL* di Frascati.

#### **Note Tecniche e Pubblicazioni**

- **Tipologia:** Pubblicazione (INFN-16-06/LNF)
  - **Titolo:** !CHAOS: Final Project Report
  - **Autori:** S. Angius, C. Bisegni, S. Caschera, **P. Ciuffetti**, P. Conti, G. Di Pirro, F. Galletti, R. Gargana, E. Gioscio, D. Maselli, G. Mazzitelli, A. Michelotti, R. Orrù, M. Pistoni, F. Spagnoli, D. Spigone, A. Stecchi, T. Tonto, M. A. Tota, L. Catani, C. Di Giulio, G. Salina, P. Buzzi, B. Checcucci, P. Lubrano, E. Fattibene, M. Panella, M. Michelotto, S. Aurnia, S. R. Cavallaro, B. F. Diana, E. Furia, S. Pulvirenti
  - **Data:** 6 aprile 2016
  
- **Tipologia:** Pubblicazione (INFN-14-15/LNF)
  - **Titolo:** !CHAOS: a cloud of controls – MIUR project proposal
  - **Autori:** F. Antonucci, C. Bisegni, M. Caberletti, M. Castellano, L. Catani, B. Checcucci, R. Centioni, **P. Ciuffetti**, G. Di Pirro, L. G. Foggetta, F. Galletti, R. Gargana, P. Lubrano, A. Mandelli, M. Mara, G. Mazzitelli, A. Michelotti, M. Michelotto, R. Orrù, M. Piccini, S. Pulvirenti, A. Stecchi, S. Tomassini, G. Salina, F. Spagnoli, P. Veronesi, L. Vigliano, M. Zagaroli, G. Zizzi
  - **Data:** 19 novembre 2014
  
- **Tipologia:** Nota Tecnica (DAFNE no. C-21)
  - **Titolo:** DJANGO: A Tool for the Analysis and Presentation of the DAFNE Beam Integrated Charge Data
  - **Autori:** F. Agostini, **P. Ciuffetti**, A. Stecchi
  - **Data:** 07 febbraio 2014
  
- **Tipologia:** Pubblicazione (TCO204 Proceedings of PCaPAC2014, Karlsruhe, Germany)
  - **Titolo:** First Operational Experience With The !CHAOS Framework
  - **Autori:** C. Bisegni, **P. Ciuffetti**, G. Di Pirro, L. Foggetta, F. Galletti, R. Gargana, E. Gioscio, G. Mazzitelli, A. Michelotti, A. Stecchi, L. Catani
  - **Data:** 2014
  
- **Tipologia:** Pubblicazione (WEPC142 Proceedings of IPAC2011, San Sebastián, Spain)
  - **Titolo:** High Performance Web Applications For Particle Accelerator Control Systems
  - **Autori:** G. Mazzitelli, C. Bisegni, **P. Ciuffetti**, G. Di Pirro, A. Stecchi, S. Calabrò, L. Foggetta, L. Catani, F. Zani
  - **Data:** 2011

INFORMAZIONI  
PERSONALI

Andrea Michelotti

✉ andrea.michelotti@Inf.infn.it

RIEPILOGO

Ha maturato oltre 25 anni di esperienza nello sviluppo hardware e software in realtà di ricerca e industriali nazionali ed internazionali, ricoprendo numerosi aspetti dello sviluppo HW/SW spesso molto correlati. Le sue competenze coprono dalla progettazione digitale di ASIC, DSP, processori, FPGA, allo sviluppo del firmware, drivers, BSP, compilatori ed applicazioni utente.

Ha una larga esperienza nello sviluppo software in vari linguaggi ed in contesti anche molto differenti come ad esempio sistemi di controllo e monitoraggio di acceleratori di particelle scalabili su larga scala, applicazioni e software di base per supercomputer massivamente paralleli, firmware/applicazioni/security in ambito militare. Ottime conoscenze sistemistiche e di sviluppo in ambito Linux/Unix.

Nella sua esperienza lavorativa ha spesso coordinato gruppi di lavoro anche distribuiti a livello nazionale e internazionale, utilizzando metodologie *agile* per gestire con successo progetti e linee di prodotti affidati.

ESPERIENZA LAVORATIVA

Novembre 2016  
Ora

Tecnologo a tempo indeterminato

INFN-LNF (Istituto Nazionale di Fisica Nucleare) III livello 2 fascia stipendiale  
<http://w3.Inf.infn.it>

Assunto a tempo indeterminato con delibera 14219 del 28/10/2016 e inquadrato come tecnologo III livello nel gruppo controlli dei laboratori nazionali dell'INFN di Frascati.

La sua attività tecnologica è incentrata sulla progettazione, sviluppo e mantenimento dei sistemi di controllo delle infrastrutture acceleratrici di particelle presenti nei laboratori di Frascati (Dafne,Flame/SpArc,BTF). Già da qualche anno è coinvolto nella progettazione e nello sviluppo di un nuovo sistema di controllo denominato **!CHAOS** [rif. all. 3-PP05, PP07, PP08, all.15] basato su moderne tecnologie IT (maturate nelle *social application* di Facebook, Google...). A differenza degli attuali sistemi di controllo diffusi nelle infrastrutture acceleratrici quali: Tango e EPICS, !CHAOS permette di gestire e analizzare grandi quantità di dati ed ha una scalabilità orizzontale. I campi di applicazione di questo *framework* di controllo (interamente scritto in C/C++) non è limitato alla gestione di grandi apparati sperimentali scientifici, ma anche a realtà industriali, governative e civili come ad esempio linee di produzione, smart city, cyber security, IoT.

Il candidato si è occupato di vari sviluppi ed installazioni pilota di !CHAOS sulle macchine acceleratrici dei LNF DAFNE (acquisizione e display dell'orbita del Damping Ring, misura della luminosità, controllo della transfer line), BTF (diagnostica e transfer line) e SPARC (controllo dell'iniettore FLAME in corso di realizzazione). !CHAOS è inoltre parte integrante (WP4) dell'approvato e finanziato Progetto Premiale INFN "PLASMAR", in particolare per l'aggiornamento del Sistema di Controllo di SPARC e si è proposto come candidato per il controllo della possibile futura facility EuPRAXIA@SPARC\_LAB.

**Collabora con i laboratori INFN di Legnaro** per lo sviluppo del software di controllo dell'emittanzometro di SPES.

E' **Responsabile Scientifico** del progetto **MaXima** (!CHAOS in Multiple Actions for Machine Automation), un contratto di ricerca in favore di terzi, stipulato tra l'INFN e la multinazionale **IMA SpA**, leader nella costruzione di macchine per l'impacchettamento alimentare e medicale. Per la fornitura di un sistema di acquisizione e analisi per effettuare algoritmi di prognostica con l'obiettivo di ottimizzare il funzionamento delle macchine IMA e limitare al

massimo il downtime effettuando la predizione delle failures.

Luglio 2014  
Ottobre 2016

### Tecnologo a tempo determinato

INFN-LNF (Istituto Nazionale di Fisica), tecnologo III livello, 2 fascia stipendiale

A Luglio 2014 avviene il passaggio dal CabibboLab all'INFN sezione di Frascati senza soluzione di continuità con delibera INFN. Inquadro come Tecnologo III livello nel gruppo controlli della divisione acceleratori dei laboratori nazionali di Frascati continua la sua attività nel supporto al sistema di controllo di Dafne, sia nello sviluppo e progettazione di !CHAOS. In questo periodo **coordina le attività del WP3** del progetto MIUR "*!CHAOS: A Cloud of Controls*" (team distribuito ~10 persone), che aveva tra i principali obiettivi il controllo di una parte sperimentale di un acceleratore ospitato ai laboratori Nazionali di Frascati. Nel Febbraio del 2016 il gruppo !CHAOS arriva al notevole risultato di controllare in maniera stabile ed efficiente la *Beam Test Facility* (BTF) dei Laboratori Nazionali di Frascati e, per diverse settimane consecutive, è rimasto operativo senza interruzioni (news <http://w3.lnf.infn.it/conclusione-test-beam-di-chaos-in-btf/>)

Il progetto premiale nel suo complesso ha avuto un notevole successo, ed ha gettato le basi per l'affermazione di !CHAOS non solo come sistema controllo delle *facilities* presenti ai Laboratori di Frascati (BTF, SPARC, DAFNE), ma anche come valida infrastruttura scalabile da proporre in numerosi progetti innovativi per usi industriali e civili.

Novembre 2012  
Giugno 2014

### C/C++ Senior Software Engineer

Consorzio Laboratorio Nicola Cabibbo

Assunto dopo selezione nazionale come esperto "*C/C++ Senior Software Engineer*" dal consorzio "CabibboLab" nato per costruire un nuovo grande acceleratore di particelle che si sarebbe dovuto costruire in Italia nell'area di Roma: *SuperB*. In questi anni in stretta collaborazione con il servizio controlli della divisione acceleratori dei laboratori INFN di Frascati, ha partecipato allo sviluppo e progettazione di un nuovo sistema di controllo e monitoraggio scalabile per la gestione e l'analisi di grandi quantità di dati, da utilizzare nell'acceleratore "SuperB" poi ridimensionato a Tau/Charm (vedi PBB-6) obiettivo ultimo del consorzio. In questo periodo ha lavorato alla realizzazione e all'ottimizzazione in C/C++ di driver per il controllo e l'acquisizione di alcune tipologie di dispositivi di Dafne es: gli alimentatori *OCEM* utilizzati diffusamente in Dafne, *WallCurrentMonitor* (WCM) per la misurazione in tempo reale della corrente in vari punti (PBB-8), Odoscopio (spettrometro).

Coinvolto nella stesura del progetto premiale MIUR: "*!CHAOS: A Cloud of Controls*" (PB-17), poi successivamente vinto, per la realizzazione di un servizio cloud di "*Control as a Service*" a livello Nazionale, capace di fornire servizi di acquisizione e controllo distribuito sul territorio. Nominato **WP3 Leader**, della parte di progetto che si proponeva di implementare !CHAOS a due *use case*:

1. controllo di una parte sperimentale di un acceleratore ospitato ai laboratori Nazionali di Frascati;
2. acquisizione di parametri ambientali di un edificio campione per effettuare feedback su UTA per efficientamento energetico

Giugno 2012  
Novembre 2012

### Embedded Software Engineer consulente senior

DRS Tactical Systems Corp (Finmeccanica/Leonardo)

<http://www.drs.com/>

Consulente presso un'industria americana operante nell'ambito della difesa collegata con Finmeccanica, per lo sviluppo, test di un nuovo prototipo di dispositivo per il tracciamento da utilizzare in contesti civili e militari.

Si è occupato del firmware, *Board Support Package* (BSP) e sviluppo di driver per nuovi chipset, ho effettuato l'adattamento di uClinux per questa nuova architettura. Essendo un prototipo ha interagito strettamente con gli ingegneri progettisti della scheda (Jabil Corp) per correggere e migliorare il prototipo stesso.

## Curriculum Vitae

- Marzo 2011  
Maggio 2012
- Embedded Software Engineer consulente senior**  
Selex Service Management S.p.A. (Finmeccanica/Leonardo)
- Nell'ambito del progetto governativo "SISTRI" per il tracciamento dei rifiuti, è stato il **responsabile e sviluppatore** del firmware rev.2 dell'applicazione del dispositivo di tracciamento installato in circa 60000 autoveicoli adibiti al trasporto dei rifiuti. Questa attività ha necessitato oltre al tempo di progetto e sviluppo del software di una notevole produzione di test e simulazioni in modo da assicurare il corretto funzionamento e la sicurezza del dispositivo per diversi anni e in condizioni critiche.
- Si e' inoltre occupato delle applicazioni Java Enterprise "lato centro" che collezionavano i dati dai dispositivi mobili, integrando strettamente le applicazioni lato *client* e *server*, introducendo nuove caratteristiche indispensabili per le analisi di *Business Intelligence* per l'identificazione di comportamenti e movimentazioni sospette.
- Novembre 2010  
Marzo 2011
- Co-fondatore e progettista senior HW & SW**  
BlueBee B.V.  
<https://www.bluebee.com>
- Co-fondatore e capo progettista** di una startup olandese (tuttora in ottima salute), per lo sviluppo di un'innovativa tecnologia, nata nell'ambito del progetto **hArtes** (vedi Responsabilità Progetti), per facilitare drasticamente lo sviluppo di applicazioni per architetture eterogenee composte da controllore, Digital Signal Processor (DSP) e FPGA. Il prodotto è in grado di compilare un progetto "C", ottimizzarlo, mapparlo e distribuirlo sui vari componenti programmabili ed eterogenei di una data scheda. Tale sistema, rivoluzionario per l'epoca, semplifica enormemente lo sviluppo di applicazioni che impiegano CPU, DSP e FPGA per realizzare funzionalità *hard realtime* (ovvero deterministiche) ad alte prestazioni.
- Ha abbandonato la società per risolvere gravi problemi di famiglia che impedivano di stare fuori per lunghi periodi di tempo.
- Gennaio 2001  
Novembre 2010
- HW/SW Co-design manager**  
Ipitec/ATMEL Roma Srl (Società appartenente alla multinazionale ATMEL Corp., ora Microchip Corp.), contratto tempo indeterminato 8^ livello contratto metalmeccanico  
<http://www.atmel.com>
- Ipitec Srl è una società partita come spin off di tecnologi e ricercatori provenienti dal gruppo APE dell'INFN sezione Roma1, poi acquisita totalmente da ATMEL Corp e rinominata Atmel Roma, si è occupata fondamentalmente della progettazione di *magicFPU* e *magicV*, innovativi DSP VLIW floating point a 40 bit, la cui architettura (hardware e software) riprende per molti aspetti quella dei processori della famiglia APE.
- Il sottoscritto come *HW/SW co-design manager* si è occupato della progettazione del software e dell'hardware di *magicFPU* e *magicV* (seconda release), della sua simulazione/emulazione e infine della validazione. In questo ruolo ha coordinato il lavoro di team di 4-5 persone all'interno di Atmel Roma e una decina distribuita in varie realtà industriali e di ricerca nell'ambito del progetto europeo **hArtes** (vedi oltre).
- Responsabile per lo sviluppo, test e validazione** del *System On Chip* (SOC) "Diopsis" composta da un controllore ARM + DSP interamente progettato e sviluppato da Atmel Roma. Oltre alla progettazione dell'architettura del DSP e del suo interfacciamento con il controllore ARM, si è occupato dello sviluppo del *Board Support Package* (BSP), RT OS, customizzazioni Linux e simulatori per i kit di sviluppo delle nostre architetture. Il SOC realizzato aveva un'architettura unica e molto innovativa per l'epoca in quanto era il primo System On Chip che integrava una CPU ARM con un DSP floating point a 40bit.
- Come manager di ATMEL è stato il **coordinatore tecnico** del *workpackage* centrale (WP2 *Hartes Toolchain*) di un grosso progetto quadriennale europeo (finanziato con 18ME): **hArtes** che ha coinvolto diverse realtà di ricerca (es. Fraunhofer, Imperial College, Politecnico di

## Curriculum Vitae

Milano...) e industriali (es. Thales communications, Atmel, Scaleo Chip...), per lo sviluppo di un innovativo sistema per la programmazione di sistemi eterogenei composti da controllori, DSP e FPGA partendo da linguaggi di descrizione ad alto livello come C, *Scilab/Matlab*. Questo progetto ed in particolare la tecnologia sviluppata nel WP2 è stata di tale rilievo che si è deciso di creare una start up per la sua industrializzazione e commercializzazione (vedi PBB-5, esperienza *BlueBee*).

Nel Dicembre 2010, ATMEL Corporate, in un periodo di crisi, decide di focalizzare le proprie attività solo su touch screen, crypto chip e microcontroller, chiudendo il centro di sviluppo di architetture avanzate DSP di Roma.

Aprile 1998  
Dicembre 1999

### Tecnologo tempo determinato

INFN- Roma1 (Istituto Nazionale di Fisica), III livello

Nell'ambito del progetto speciale APE, ha contribuito alla progettazione dei supercalcolatori massivamente paralleli della famiglia APE (Array Parallel Experiment) dedicati alla risoluzione di problemi scientifici. Si è occupato della progettazione del simulatore e dell'architettura di APEmille (1Tera Flop) e di APEnext (10 Teraflop) (vedi PBB-4). Ha contribuito inoltre allo sviluppo del sistema operativo distribuito APEOS (PBB-2).

Durante il suddetto periodo l'attività del sottoscritto si è incentrata sulle seguenti aree:

1. simulation tools (simulatore Jungle dell'architettura APEmille);
2. sviluppo del BIOS per i PC che costituiscono la rete di Host di APEmille;
3. APEmille O.S: in particolare l'interfaccia utente e il livello di rete ;
4. Sviluppo di un protocollo link veloce per schede ethernet e flink (schede per la comunicazione seriale realizzate a Desy nell'ambito della collaborazione APEmille), trasparente al livello rete precedente;
5. Definizione dell'architettura di APEnext

**Supporto alla didattica** del Laboratorio di Fisica 2 del corso di laurea in Fisica di Roma1 "La Sapienza".

Settembre 1995  
Gennaio 1997

### Sviluppatore Software

Thera/Nergal S.R.L

Sviluppatore di numerose applicazioni C/C++ in ambiente Windows e Linux. Responsabile per la valutazione e lo sviluppo di applicazioni per DSP della famiglia Texas Instruments (TMS320C54x).

Sviluppatore del sistema operativo **Quadricks (I.N.F.N, APE100 project)** per quanto riguarda il fast I/O su canale *HiPPI*.

## EDUCAZIONE

---

1997–1998

### Borsa di studio INFN in elettronica cibernetica

Vincitore borsa di studio ad indirizzo "elettronico cibernetico", Istituto Nazionale di Fisica Nucleare (INFN-Roma1). L'attività è stata svolta nell'ambito del progetto speciale APE, in particolare nella progettazione digitale e sviluppo software per la simulazione, test, driver e sistema operativo distribuito di architetture massivamente parallele.

1989–1995

### Laurea in Fisica 110/110,

Tesi: "**L'elaboratore parallelo APEmille, progetto e simulazione dell'architettura**", relatore **prof. Nicola Cabibbo** - Università degli Studi di Roma 'La Sapienza' .

Durante il lavoro di tesi ha contribuito in maniera incisiva alla definizione dell'architettura di APEmille, anche tramite un lavoro di co-design HW/SW che ha portato all'ottimizzazione complessiva dell'esecuzione del software di sistema e dell'applicazione finale per cui la macchina era stata ideata.

1984–1989

### Liceo Scientifico

Kennedy Roma

## FORMAZIONE

---

23/01/2017 al 27/01/2017

### Embedded Control and Monitoring Using LabVIEW ed. 1 presso INFN-LNF

Corso Labview per architetture Embedded. Con particolare attenzione a piattaforme National composte da controller e FPGA, per applicazioni *timing critical* e deterministiche.

8/05/2017 al 11/05/2017

### New C++ development practices presso INFN-LNF

Corso intermedio/avanzato C++ sulle nuove features e tecniche introdotti degli standard C++-11-14-17. E' stato particolarmente apprezzato e utile proprio per migliorare la qualità del codice sviluppato nel framework ICHAOS.

Maggio 2014 - 7gg

### Lisatek training course CoWare(società Cadence) presso Atmel Roma

Questo corso verte sul framework riconfigurabile *Lisatek*, che permette la generazione automatica del software di sviluppo di un processore (compilatore C, assembler, linker, simulatore e debugger) partendo da una sua descrizione in un linguaggio chiamato *Lisa*.

In seguito al corso è partita una valutazione del sistema di sviluppo Lisatek che è durata un mese.

Il principale risultato di questo corso è stato quello di conoscere e maneggiare la tecnologia dei framework di sviluppo "retargetabili" che, nel caso di progettazione di ASIPs (Application Specific Instruction Set Processors), velocizzano notevolmente sia lo sviluppo del software di compilazione e debug sia, in fase di progetto, l'esplorazione architetturale.

La valutazione del sistema di sviluppo Lisatek ha permesso inoltre di avere un termine di confronto con il ben conosciuto framework di compilazione e debugging GNU(gcc, gas, ld, gdb), attualmente già adattato e utilizzato per *magicFPU*.

Maggio 2004 - 4gg

### ConvergenSC training course CoWare(società Cadence) presso Atmel Roma

Questo corso svolto dalla CoWare verte sul framework di simulazione e verifica systemC: *ConvergenSC*.

In questo corso si è appreso come il systemC può essere utilizzato con successo per la modellizzazione di un processore o di una generica IP, non solo perchè le simulazioni systemC sono molto veloci, ma anche perchè il systemC ormai è supportato da i simulatori-HDL, permettendo, in tal modo, simulazioni miste HDL/SystemC. Un modello systemC può quindi essere facilmente distribuito e inglobato in simulazioni di sistemi più complessi come i moderni System On Chip costituiti generalmente da uno o più controllori/dsp e decine di periferiche.

Dicembre 1998 - 10gg

### Bios Development presso Phoenix Corp - Los Angeles(CA) US.

Questo corso destinato a sviluppatori di BIOS Phoenix (acquistato dal gruppo APE) è stato propedeutico alla customizzazione del BIOS delle schede compact-PCI che costituiscono il cuore del sistema operativo distribuito di APEmille per aggiungere alcune features: quali bootstrap da rete e serial console; all'epoca non presenti.

## Curriculum Vitae

### CONOSCENZE-ABILITA'

Madre Lingua Italiano

#### Altri Linguaggi

	COMPRESIONE		PARLATO		SCRITTO
	Ascolto	Lettura	Interattivo	Non Interattivo	
Inglese	B2	C1	B2	B2	C1
Francese	B1	B2	A1	A2	B1

Levels: A1/A2: Basic user - B1/B2: Independent user - C1/C2: Proficient user  
[Common European Framework of Reference for Languages](#)

### CONOSCENZE

VHDL/Verilog, C/ C++, LabVIEW, Embedded Systems, Firmware, Device Drivers, Debugging, Embedded Software, Linux, Assembly, ARM, Java, PHP, Perl, TCL, Bash, Linux Kernel, VxWorks, High Performance Computing, Embedded C, ASIC, FPGA.

### ALTRI TITOLI VALUTABILI

#### Patenti

**Patent Granted Awarded** (US 7,437,540 Oct. 14, 2008) covering the architecture of mAgicV floating-point DSP and its integration into Diopsis System on Chip

**Patent Applied** (US US 20050216702A1 Oct. 29, 2005) DUAL-PROCESSOR COMPLEX DOMAIN FLOATING-POINT DSP SYSTEM ON CHIP, covering the integration in a SOC of a controller and a DSP floating point.

#### Responsabilità di progetti

##### MaXima Luglio 2016 – Ora

**Responsabile scientifico** per la fornitura alla multinazionale IMA s.p.a. di un sistema cloud di acquisizione e analisi dati di segnali (metrica, vibrazioni, temperature) provenienti da macchinari di packaging industriale in linea di produzione, per la previsione di eventuali condizioni anomale di funzionamento.

Il contratto ammonta a 300 kEuro ed il team coordinato dal candidato è di due tecnologi e un tecnico.

##### Premiale MIUR “!CHAOS Cloud of controls” 2014 - 2016

Il progetto è stato approvato e finanziato nel 2014 come Progetto Premiale INFN (dal titolo “!CHAOS: A Cloud of Controls”), con l'obiettivo di realizzare una cloud di controlli utilizzabile sia dalla comunità scientifica sia dall'industria sia per applicazioni socialmente rilevanti. Il progetto ha ricevuto un finanziamento dal MIUR di 590 kEuro ed il candidato era il **responsabile del WorkPackage 3** del premiale che prevede la realizzazione dei tre use case:

1. controllo di una parte sperimentale di un acceleratore ospitato ai laboratori Nazionali di Frascati;
2. acquisizione di parametri ambientali di un edificio campione per effettuare feedback su UTA per efficientamento energetico
3. Integrazione di !CHAOS in labView e Tango compatibility layer

Il progetto ha previsto la collaborazione con una società ESCO (Energy Service Company) per la sua applicazione nel campo dell'efficientamento energetico di edifici, con la multinazionale National Instruments per la sua integrazione con le loro piattaforme HW e SW (in particolare nel settore “Big Physics”), con vari laboratori e sezioni INFN e con il CNAF.

## Curriculum Vitae

Nel corso del premiale il candidato ha coordinato le attività di diverse persone tra cui alcuni dipendenti della ESCO per il completamento del WP3.

### **Coordinatore WP2 del progetto europeo "hArtes" Febbraio 2006 - Giugno 2010**

Questo ambizioso progetto europeo con un budget di 18ME si prefiggeva di fornire una soluzione "olistica" che permettesse l'implementazione di algoritmi e programmi descritti in linguaggio ad alto livello per architetture eterogenee e molto performanti, senza che l'utente si dovesse preoccupare del sistema sottostante.

Atmel Roma era l'industria capofila del progetto e dopo un periodo di stallo del progetto il candidato è stato incaricato di coordinare il Work Package centrale (WP2) di *hArtes*, che si proponeva come obiettivo di sviluppare una toolchain che potesse compilare, ottimizzare un programma C e mapparlo su una architettura eterogenea composta da controller, DSP e FPGA.

Questo progetto molto impegnativo dal punto di vista tecnico e manageriale dati gli ambiziosi obiettivi e le priorità spesso divergenti dei partner universitari e industriali fu davvero un successo. Thales Communication spronò il sottoscritto ed altre persone chiave del progetto a continuare lo sviluppo. Per questo si decise di fondare una start-up in Olanda (**BluBee** vedi sopra) che potesse continuare lo sviluppo e commercializzare il prodotto.

### **mAgic VLIW Esprit project 27000 Gennaio 2000 - Agosto 2002**

In questo progetto internazionale si è occupato della progettazione dell'architettura e del simulatore di un DSP per applicazioni di telecomunicazione e militari.

## Collaborazioni Scientifiche

### **1994-2000 Progetto speciale APE INFN (INFN Roma1, INFN Pisa, Desy, università di Ferrara)**

Nell'ambito del progetto APE ha collaborato strettamente e fattivamente con INFN Pisa, Desy ed nell'ultimo periodo anche con l'università di Ferrara. Dato il ruolo iniziale assunto con il lavoro di tesi come responsabile del simulatore dell'architettura mantenuto poi per tutta la sua permanenza nel gruppo APE, contribuisce all'architettura trovando le sintesi che mettessero in accordo le varie proposte architetture e le loro implicazioni nel simulatore (e nell'HW) e in tutti i layer software correlati.

### **2014-2010 Progetto hArtes (Atmel Roma, Imperial College, Politecnico Milano, TuDelft)**

Nella cornice del progetto hArtes, il sottoscritto collabora strettamente con i ricercatori delle università di Imperial College, Politecnico di Milano e TuDelft allo sviluppo, integrazione e industrializzazione delle rispettive tecnologie frutto del loro lavoro di ricerca: *algorithm mapping, optimization and partitioning, automatic VHDL generation (PBB-5)*.

Nell'ambito delle partecipazioni della Divisione Acceleratori ad altri progetti, sta collaborando con:

### **2018-Ora SPARC (INFN-LNF)**

Attività di aggiornamento del controllo dell'iniettore FLAME, utilizzando il nuovo framework ICHAOS. L'attività si estenderà anche all'upgrade di tutto il controllo di SPARC come previsto nel WP4 dell'approvato Progetto Premiale INFN "Plasmar".

### **2017-Ora SPES (INFN-Legnaro)**

Collaborazione per la realizzazione di un misuratore di emittanza per SPES, il candidato è impegnato nello sviluppo del software in ambiente LabVIEW. Il controllo è in corso di realizzazione.

### Presentazioni

**Open Day Industria (INFN LNF) - Giugno 2017 : !CHAOS/IMA Packaging & Automation: Sistemi di controllo per la gestione di processi di packaging industriale**  
Presentazione di !CHAOS combinata con IMA SpA, per spiegare l'utilizzo di !CHAOS nella loro realtà industriale.

**NI Week - Big Physics Symposium (Austin-TX) - August 2014: [!CHAOS Control system based on Highly Abstract Open Structure](#)**  
Presentazione del lavoro svolto nell'ambito del Premiale MIUR a NI Week.

**Workshop on Tau-Charm at High Luminosity - La Biodola - Isola d'Elba, Italy 26-31 May 2013**

Presentazione di !CHAOS come sistema di controllo per Tau-Charm "[Controls !CHAOS](#)"

**HEPTech Academia - December 2-3 2013 Athens [!CHAOS: a new software infrastructure to realize the controls of future accelerators and large experiments](#)**

Presentazione di !CHAOS a HEPTech.

### Incarichi

**10/2014 Nominato dalla Presidenza INFN membro di commissione esaminatrice per concorso nr.16558/2014**

Relativo ad un conferimento di borsa di studio per laureati da usufruirsi presso i LNF.

### Sintesi Attività Scientifica APE 1994-2000

Il candidato con l'inizio della sua tesi di laurea in Fisica presso il gruppo APE della sezione INFN di Roma1 nell'anno 1994, viene in contatto con un gruppo affiatato e tecnicamente eccellente di persone guidate dal prof. Nicola Cabibbo, che influenzerà tutta la sua carriera scientifica e lavorativa successiva. In questa esperienza impara a bilanciare la curiosità e la voglia di sperimentare soluzioni nuove tipica di un ricercatore con la pragmaticità di arrivare a una soluzione funzionante e utilizzabile da utenti tipica di un ingegnere.

#### **Simulatore e co-design HW/SW**

L'attività all'interno del gruppo APE cominciò con lo sviluppo in ambiente UNIX del simulatore C++ (chiamato *Jungle*) di tutta l'architettura di APEmille in grado di simulare la macchina nella sua interezza arrivando in taluni casi a simulare il singolo *gate*. Questo ambiente di simulazione è stato in seguito integrato nel simulatore VHDL (Synopsys™) per la generazione dei test vector da utilizzare per la validazione della *netlist* dei vari ASIC che compongono APEmille e per i successivi test e qualificazione in fabbrica. Il simulatore ha permesso inoltre lo sviluppo del software di sistema (compilatore, APEmille O.S) in parallelo alla progettazione dell'architettura, realizzando un loop virtuoso di *co-design HW/SW* che permette di ottimizzare sia l'HW sia il SW sulle applicazioni di interesse (simulazioni QCD su reticolo) (PBB-1,PBB-3).

#### **BIOS/firmware**

L'architettura APEmille è basata su diversi host-PC (possono arrivare sino 64). In un tale sistema può diventare critico l'aggiornamento del software e il controllo di eventuali malfunzionamenti.

A tale scopo il candidato, dopo un apposito corso intensivo presso la Phoenix in California, ha modificato il BIOS degli host-PC, in modo da aggiungere servizi molto utili (ora normali) ad un sistema distribuito. Questi servizi sono:

- **Bootstrap da rete e condivisione disco via NFS:** permette di avere un unico server da cui tutti i PC caricano il sistema operativo UNIX. Tale servizio facilita gli aggiornamenti

software (vanno eseguiti solo nel server) e consente l'utilizzo di host-PC *diskless* con un considerevole risparmio economico e aumento della stabilità e robustezza dell'intero sistema .

- **Serial console:** permette di controllare i vari PC tramite un terminale VT100 da connettere serialmente ad un commutatore (switch) che a sua volta è connesso con le porte seriali dei vari PC. Questo servizio permette di centralizzare, irrobustire e semplificare l'attività di controllo nonchè di risparmiare sull'acquisto di schede VGA e relativi monitor.

### APE OS

Il sistema operativo di APEmille è distribuito sui vari host-PC che compongono APEmille ed è costituito da vari layer. Il candidato ha svolto il proprio lavoro sul User-layer (layer più alto) e sul Net-layer (layer intermedio) (PBB-2). Lo User-Layer consiste di una interfaccia Java che permette di accedere a tutte le funzionalità di al sistema APEmille come se fosse un unico processore virtuale. Il Net-Layer nasconde ai layer superiori del sistema operativo la network di host-PC, consentendo di trattare il problema "localmente" come se esistesse un solo host. Il cuore del Net-layer è DOME (APE distributed Object Management System., PBB-02). Questa è una tecnologia di distribuzione di oggetti remoti simile a Corba ma con alcune caratteristiche peculiari che lo contraddistinguono come il *multicasting* .

### Sviluppo di un protocollo link veloce per schede ethernet e flink (sviluppate a Desy nell'ambito della collaborazione APE):

Questo progetto mirava ad alleggerire il protocollo di rete e creare un layer link comune per schede ethernet (alcune prove sono state fatte anche con giga-ethernet) e schede flink. Essenzialmente il layer link accede direttamente al driver della scheda ethernet (con il livello di astrazione del socket raw) e/o direttamente al driver flink sviluppato internamente al gruppo APE di Roma1; si aggiungendo il minimo protocollo per rendere il canale di trasmissione "sicuro" (eventuali frame persi venivano ritrasmessi) e multicast (per effettuare una richiesta in parallelo su n processori) senza però avere l'overhead del TCP e ne del UDP.

### Definizione architettura APEnext

Il candidato ha contribuito alla definizione dell'architettura di APEnext, progettando alcuni sottoblocchi VHDL del nodo di calcolo; e costruito l'environment di simulazione VHDL, utilizzato per la validazione dell'architettura (vedi PBB-4).

## Sintesi Attività Scientifica Atmel Roma 2001-2010

L'attività tecnologica iniziata sin dalla tesi di laurea e poi continuata all'interno del gruppo APE con diverse forme (borsa di studio, art.23) riguardante la progettazione HW/SW di architetture massivamente parallele, in questa esperienza lavorativa si è consolidata e arricchita della componente "industriale" che spesso manca in un ambiente di ricerca, ma che sta diventando sempre più importante nell'ambito della terza missione.

Atmel Roma inizialmente nata con il nome di Ipitec Srl e poi acquisita completamente da Atmel Corp. e' nata come *spin off* di ricercatori e tecnologi provenienti dal **gruppo APE della sezione di Roma1** dell'INFN. Obiettivo della startup era di applicare le innovative tecnologie sviluppate nell'ambito del progetto speciale APE, riguardante la progettazione di supercomputer per lo studio della fisica teorica delle interazioni fondamentali delle particelle elementari, allo sviluppo di processori ad altissime prestazioni e basso consumo adatti al processamento *real time* di segnali.

Atmel Roma diventa quindi il sito R&D di Atmel per lo sviluppo di una innovativa linea di Digital Signal Processor (DSP), prodotto assolutamente nuovo per Atmel che fino a quel momento si era occupata di piccoli micro-controllers (es. AVR arduino). All'interno del neonato gruppo "*Advanced DSP Group*" (ADG) della multinazionale americana Atmel Corporate riveste il ruolo di *HW/SW Co-design manager* e principale **co-progettista** delle architetture DSP di Atmel.

Le architetture progettate riprendevano dai processori APE la rivoluzionaria architettura Very Long Instruction Word (VLIW) ora di uso comune. Tale tecnologia permette di spostare la complessità dell'ottimizzazione del codice del DSP a *compilation time* in modo da semplificare l'HW del dispositivo e al tempo stesso rendere il processore/DSP molto efficiente in termini di consumo e prestazioni.

## Curriculum Vitae

Qui un elenco sommario delle attività tecnologiche svolte:

Ha sviluppato il simulatore *cycle accurate* dell'architettura, permettendo lo sviluppo anticipato delle applicazioni e del software di sistema (OS, assembler, ottimizzatore, C compiler).

Ha sviluppato un sistema operativo piccolo e veloce MARMOS (Magic ARM OS) utilizzato per applicazioni *time critical*. Lo stesso OS è stato utilizzato nelle simulazioni VHDL per la validazione del chip.

Ha effettuato il porting di eCos (un sistema operativo embedded real time open source della redhat) per Diopsis. Il porting è stato accettato dalla eCos open community ed ora fa parte dei porting ufficiali di eCos (<http://ecos.sourceforge.org/hardware.html>). Attualmente le schede con Diopsis hanno eCos come sistema operativo base.

Ha progettato e coordinato lo sviluppo di una catena di compilazione omogenea per *magicFPU* e ARM basata sui GNU tools (gcc,ld,gdb). A tal scopo è stato fatto un porting del compilatore gcc per magicFPU.

Ha contribuito in modo decisivo alla progettazione e all'implementazione di molti blocchi VHDL di magicFPU: compressione/decompressione codice (brevettata), dma, multi-diopsis protocol, controllore di flusso.

Ha sviluppato il non regression software per la validazione dell'architettura.

Ha coordinato tutta la fase di Place and Route del chip e test di fabbrica.

Sintesi Attività Scientifica  
Cabibbolab/INFN 2012-2018

### Sistema di Controllo: !CHAOS

Il progetto, denominato !CHAOS (Control system based on Higly Abstracted and Open Structure), si basa sull'impiego di tecnologie *software* mutuata dai moderni servizi WEB (*social networks*, motori di ricerca, *storage* distribuito, database non relazionali, dati in forma serializzata). Il progetto !CHAOS è stato inizialmente formalizzato come un esperimento di GR5 — in collaborazione fra LNF e la sezione ROMA-TV — e si è svolto nel biennio 2012-2013.

!CHAOS si presenta come un'infrastruttura altamente scalabile (sia in prestazioni, sia in ridondanza, sia in termini di possibile distribuzione geografica), a parte la sua forte pertinenza con gli obiettivi istituzionali dell'INFN (controllo di acceleratori di particelle, *detectors* e impianti sperimentali in genere), !CHAOS si presta per sua natura al trasferimento tecnologico ed infatti già viene utilizzato per un esperimento pilota svolto in collaborazione con una multinazionale leader nel campo dei macchinari di packaging (IMA s.p.a.).

Assunto dal CabibboLab il candidato entra da subito nel team piuttosto piccolo di sviluppo di !CHAOS e sebbene il framework fosse stato già ben delineato e progettato, mancava una sua reale implementazione nella realtà dei laboratori di Frascati. Il candidato considerando fondamentale per il successo del progetto avere delle "success stories" nei LNF, comincia a creare un ponte tra il controllo di Dafne (DCS Dafne Control System) e !CHAOS, cercando di implementare tutti i nuovi sviluppi o ottimizzazioni necessari per Dafne in C/C++, piuttosto che in labVIEW (linguaggio con cui è scritto il 90% del sistema di controllo di Dafne e Sparc) in modo da essere utilizzato anche in !CHAOS e costituire una base di driver disponibili. Viste le ridotte risorse umane dedicate a questo ambizioso progetto il candidato ha cercato sempre di massimizzare il riutilizzo e implementare classi e driver di oggetti del controllo ad alta molteplicità come ad esempio classi per powersupply, *Time to Digital Converter* (TDC), *Charge Digital Converters* (QDC), slitte e driver: *Ocem*, *Caen*, *Technosoft*... Sfruttando il decennale *know-how* acquisito in architetture embedded e compilatori il candidato si è anche profuso nel porting di !CHAOS in architetture con limitate risorse HW, che ha portato come risultato a supportare nativamente Libera Brilliance per l'acquisizione e display dell'orbita del *Damping Ring* di Dafne, che fino a quel momento non era stato possibile monitorare direttamente.

Come WP3 leader del progetto premiale "CHAOS: A Cloud of Controls", ha intrapreso e coordinato diversi sviluppi riguardanti il controllo della linea magnetica di BTF degli LNF, slitte, *consolle* per il controllo in labVIEW e WEB. Per quanto riguarda lo *use case* dedicato all'efficientamento energetico di edifici tramite l'uso di CHAOS, il candidato ha identificato l'Aula Touschek come target per l'ottimizzazione ed in collaborazione con il WP4 si sono utilizzate delle schede low-cost arduino connesse a sensori di temperatura, umidità e pressione per l'acquisizione dei parametri ambientali nell'aula Touschek, la trasmissione è stata realizzata mediante *zeebee* verso un nodo che centrale che acquisiva in CHAOS. Un *feedback* è stato realizzato agendo su UTA tramite un altro nodo CHAOS che applicava il risultato di un algoritmo di ottimizzazione che aveva il duplice obiettivo di mantenere stabile la qualità ambientale interna e ridurre i consumi.

**Come responsabile scientifico del progetto mAxima**, ha dovuto fare diverse scelte, anche drastiche, per far fronte ad impegni contrattuali presi prima della nomina a responsabile lato INFN. Un esempio è l'accantonamento della "*history engine*", ovvero del servizio di CHAOS che si occupa della storicizzazione dei dati. Questa parte era stata progettata con l'intento di gestire velocemente la storicizzazione di una grande quantità di dati, purtroppo non sarebbe mai stata pronta e funzionante entro i termini del progetto, per cui con il team di sviluppo CHAOS si è progettata una soluzione alternativa molto più leggera che demanda la storicizzazione direttamente ad un DataBase non relazionale scalabile orizzontalmente, nello specifico si è utilizzato *MongoDB*. Questa soluzione oltre a permetterci di chiudere le prime due *milestone* del progetto con successo, si è rivelata davvero funzionale ed ha permesso di mettere online un'infrastruttura ai LNF in grado di fare *fast-storage* con la possibilità di correlare acquisizioni di oggetti controllati da CHAOS anche estremamente eterogenei all'interno di qualche millisecondo. Questa peculiare caratteristica è di interesse per i "fisici di macchina" per la realizzazione di algoritmi di diagnostica e monitoraggio sofisticati. Un esempio è lo sviluppo fatto per il luminometro di Dafne (PBB-10).

Sempre nell'ottica del riuso degli sviluppi CHAOS nel progetto mAxima, una linea che il candidato ha portato avanti è stato quello di integrare in CHAOS il framework di analisi ROOT del CERN, questo da una parte ha permesso di eseguire le correlazioni per il luminometro di Dafne, incluso il processamento dei dati delle telecamere di diagnostica che estraggono le dimensioni del fascio, simmetricamente ha permesso il processamento della forma delle pillole che transitano nel processo di impacchettamento per riconoscere eventuali malformazioni.

Il progetto mAxima ha suscitato un grande interesse dentro IMA, proprio in questi giorni il gruppo CHAOS è chiamato a fare una demo al management di IMA per valutare l'installazione di CHAOS presso un proprio cliente ed estendere in qualche altra forma il contratto che a Novembre 2018 si andrebbe a chiudere.

In questo momento le attività del candidato sono focalizzate alla raccolta dei requisiti e allo sviluppo necessario per l'aggiornamento del controllo dell'iniettore FLAME, utilizzando il nuovo *framework* CHAOS. Seguirà l'upgrade di tutto il controllo di SPARC come previsto nel WP4 dell'approvato Progetto Premiale INFN "Plasmar".

A supporto di tutte le sopracitate possibili applicazioni di CHAOS il gruppo controlli LNF ha instaurato una forte collaborazione con il centro di calcolo LNF e deciso di impiantare un'adeguata infrastruttura di calcolo, rete e storage presso le loro strutture coordinandole la realizzazione. L'infrastruttura, in funzione dal gennaio 2018, consiste in 376 cores, 824 GB RAM, 500 TB di storage, 6 switches ed 1 router e consente di fornire un servizio di Control as a Service a più utenti sia sull'area dei LNF sia su vasta area.

CHAOS e il suo possibile utilizzo come infrastruttura centralizzata per l'intero INFN, è stato presentato il 19 aprile 2018 alla 7 a riunione della commissione INFN TIAC, sollevando interesse per possibili applicazioni di monitoraggio in altro laboratorio INFN.

## Curriculum Vitae

*Andrea Michelotti*